

(11)特許出願公開番号

(43)公開日 平成6年(1994)7月15日

8522-5J

審査請求 未請求 請求項の数 2 (全 6 頁)

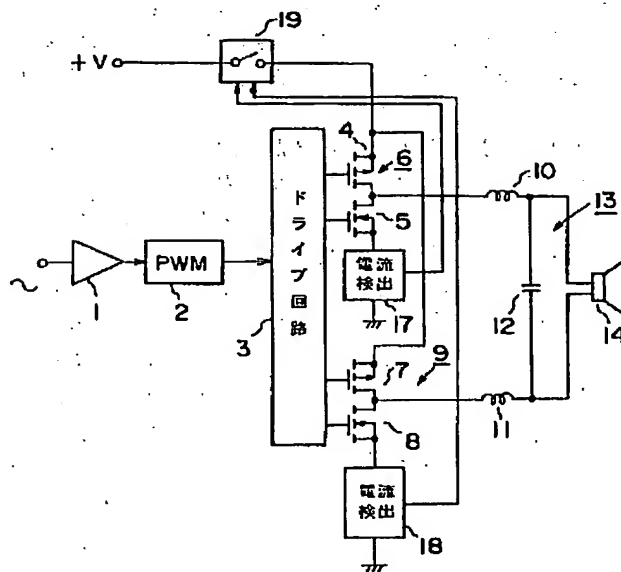
(74)代理人 弁理士 砂子 信夫

(54).【発明の名称】パルス幅変調増幅回路

(57) 【要約】

【目的】 保護回路の接続によっても歪の発生が抑制されるパルス幅変調増幅回路を提供する。

【構成】 Pチャンネル電界効果トランジスタ4とNチャンネル電界効果トランジスタ5のコンプリメンタリ回路6を出力段とするパルス幅変調増幅回路において、Nチャンネル電界効果トランジスタ5のソースに直列に接続されて電流が所定値以上であることを検出する電流検出回路17と、電流検出回路17による検出出力によって電源をオフ状態に制御するスイッチ回路19とを備えた。



【特許請求の範囲】

【請求項 1】 Pチャンネル電界効果トランジスタとNチャンネル電界効果トランジスタのコンプリメンタリ回路を出力段とするパルス幅変調増幅回路において、Nチャンネル電界効果トランジスタのソースに直列に接続されて電流が所定値以上流れたことを検出する電流検出手段と、電流検出手段の検出出力に基づいて電源をオフ状態に制御する遮断手段とを備えたことを特徴とするパルス幅変調増幅回路。

【請求項 2】 出力段にローパスフィルタを備えたパルス幅変調増幅回路において、ローパスフィルタの出力を入力としてキャリアリプルを抽出するハイパスフィルタと、ハイパスフィルタの出力レベルが所定値未満となったことを検出する検出手段と、検出手段からの検出出力によって電源をオフ状態に制御する遮断手段とを備えたことを特徴とするパルス幅変調増幅回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はパルス幅変調増幅回路に関し、さらに詳しくは出力端の短絡、地絡等による破壊からの保護回路を備えたパルス幅変調増幅回路に関する。

【0002】

【従来の技術】 従来のパルス幅変調増幅回路は、図3に示すように増幅器1によって増幅された入力信号としての音声信号を、図示しない発振器からの発振出力をキャリア信号（例えば周波数100～200kHz）として供給されるパルス幅変調回路2に供給し、パルス幅変調回路2によって音声信号のレベルに基づいてキャリア信号のデューティ比を変化させるパルス幅変調し、ドライブ回路3に供給し、ドライブ回路3においてパルス幅変調出力を反転した反転パルスを生成し、パルス幅変調出力とその反転パルスとを出力する。

【0003】 ドライブ回路3から出力されるパルス幅変調出力によって、Pチャンネル電界効果トランジスタ4とNチャンネル電界効果トランジスタ5とからなるコンプリメンタリ回路6を駆動し、ドライブ回路3から出力されるパルス幅変調出力の反転パルスによって、Pチャンネル電界効果トランジスタ7とNチャンネル電界効果トランジスタ8とからなるコンプリメンタリ回路9を駆動する。コンプリメンタリ回路6および9の出力はコイル10および11とコンデンサ12とからなるローパスフィルタ13に供給し、ローパスフィルタ13にて高周波成分を除去し、ローパスフィルタ13の出力でスピーカ14を駆動している。ここで、ドライブ回路3、コンプリメンタリ回路6および9、ローパスフィルタ13はバランストランスフォーマレス回路を構成している。

【0004】 さらに、Pチャンネル電界効果トランジスタ4および7側に、コンプリメンタリ回路6および9に流れる電流を抵抗によって検出し、検出電流が所定値以

上を検出する電流検出回路15を接続し、電流検出回路15の出力によって電源を遮断するスイッチ回路16を設けて、所定値以上の電流がコンプリメンタリ回路6、および/または9に流れたとき電源を遮断して、トランジスタを破壊から保護している。

【0005】

【発明が解決しようとする課題】 しかしながら、上記した従来のパルス幅変調増幅回路によれば、電流検出のためにコンプリメンタリ回路の電源側に抵抗が直列に接続されることによって、パルス幅変調増幅回路の特徴である効率が低下させられるという問題点があった。これは、ドレイン-ソース間のオン抵抗が低い電界効果トランジスタを使用した場合には効率の低下が顕著になる。さらに、電界効果トランジスタのオン抵抗に直列に抵抗を接続すると、電源側の電界効果トランジスタのオン抵抗とアース側の電界効果トランジスタのオン抵抗との間に差が生ずることになる。オン抵抗による電圧降下のため、パルス出力に振幅変調がかかるが、コンプリメンタリの上下電界効果トランジスタのオン抵抗に差があると、この振幅変調成分が相殺されず、これが歪の発生につながるという問題点もあった。とくに低インピーダンスの負荷を駆動する場合はこの歪は無視できないものとなる。

【0006】 本発明は、過電流による破壊から保護され、かつ歪の発生または効率の低下が抑制されるパルス幅変調増幅回路を提供することを目的とする。

【0007】

【課題を解決するための手段】 本発明のパルス幅変調増幅回路は、Pチャンネル電界効果トランジスタとNチャンネル電界効果トランジスタのコンプリメンタリ回路を出力段とするパルス幅変調増幅回路において、Nチャンネル電界効果トランジスタのソースに直列に接続されて電流が所定値以上流れたことを検出する電流検出手段と、電流検出手段の検出出力に基づいて電源をオフ状態に制御する遮断手段とを備えたことを特徴とする。

【0008】 本発明のパルス幅変調増幅回路は、出力段にローパスフィルタを備えたパルス幅変調増幅回路において、ローパスフィルタの出力を入力としてキャリアリプルを抽出するハイパスフィルタと、ハイパスフィルタの出力レベルが所定値未満となったことを検出する検出手段と、検出手段からの検出出力によって電源をオフ状態に制御する遮断手段とを備えたことを特徴とする。

【0009】

【作用】 電流検出手段および遮断手段を備えた本発明のパルス幅変調増幅回路によれば、電界効果トランジスタに過電流が流れたときは、遮断手段によって電源が遮断されて電界効果トランジスタが過電流による破壊から保護される。この場合に電流検出手段はNチャンネル電界効果トランジスタのソースに接続されている。一般的にコンプリメンタリ接続用のパワーMOS電界効果トラン

ジスタは構造上Nチャンネル電界効果トランジスタのドレインソース間抵抗の方がPチャンネル電界効果トランジスタのドレインソース間抵抗よりも低い。このため電流検出に抵抗が使用され、該抵抗をNチャンネル電界効果トランジスタに接続することにより、電源側の電界効果トランジスタのオン抵抗とアース側の電界効果トランジスタのオン抵抗との間の差が少なくなる。この結果、電流検出抵抗がNチャンネル電界効果トランジスタに接続されたことにより歪の悪化は抑制される。

【0010】ハイパスフィルタ、検出手段および遮断手段を備えた本発明のパルス幅変調増幅回路によれば、ローパスフィルタの出力にキャリアリプルが残留しており、キャリアリプルがハイパスフィルタによって検出される。キャリアリプルのレベルが所定値未満となったときは遮断手段によって電源が遮断される。ここで、負荷の短絡、地絡等のによってキャリアリプルは減少するが、ハイパスフィルタの出力レベルが所定値未満、すなわちキャリアリプルに基づくレベルが所定値未満となったときは電源が遮断されて、過電流による破壊から電界効果トランジスタが保護される。この場合に電界効果トランジスタ等のスイッチ素子に直列に電流検出抵抗を接続しているわけではなく、パルス幅変調増幅回路の効率の悪化は抑制される。

【0011】

【実施例】以下本発明を実施例により説明する。図1は本発明の第1実施例の構成を示すブロック図である。

【0012】本第1実施例は上記従来例と同様にバランストランスフォーマレス回路と協働するパルス幅変調増幅回路の場合の例である。

【0013】本第1実施例において、図3に示した構成要素と同一構成要素には同じ符号を付して示し、重複を避けるためその説明は省略する。本第1実施例においては、Nチャンネル電界効果トランジスタ5のソース側に電流検出回路17を接続して、コンプリメンタリ回路6に流れる電流を抵抗によって検出し、検出電流が所定値以上であることを検出する。電流検出回路17の検出出力によって電源を遮断するスイッチ回路19を駆動して、スイッチ回路19によって電源を遮断する。

【0014】同様に、Nチャンネル電界効果トランジスタ8のソース側に電流検出回路18を接続して、コンプリメンタリ回路9に流れる電流を抵抗によって検出し、検出電流が所定値以上であることを検出する。電流検出回路18の検出出力によって電源を遮断するスイッチ回路19を駆動して、スイッチ回路19によって電源を遮断する。

【0015】次に、上記のように構成した本第1実施例の作用について説明する。コンプリメンタリ回路6に所定値以上の電流が流れると電流検出器17によって検出され、電流検出器17の出力によってスイッチ回路19が開放されて電源が遮断されて、コンプリメンタリ回路

6が過電流による破壊から保護される。同様に、コンプリメンタリ回路9に所定値以上の電流が流れると電流検出器18によって検出され、電流検出器18の出力によってスイッチ回路19が開放されて電源が遮断されて、コンプリメンタリ回路6が過電流による破壊から保護される。

【0016】しかるに、この場合に電流検出回路17、18は夫々各別にNチャンネル電界効果トランジスタ5、8のソースに接続されているため、電流検出に抵抗が使用されて、該抵抗がNチャンネル電界効果トランジスタのソースに接続されても、構造上Nチャンネル電界効果トランジスタ5、8のドレインソース間抵抗の方がPチャンネル電界効果トランジスタ4、7のドレインソース間抵抗よりも低く、電流検出抵抗がNチャンネル電界効果トランジスタに接続されることにより、PおよびNチャンネル電界効果トランジスタのオン抵抗間の差は少なくなり、歪の悪化は抑制されることになる。

【0017】なお、上記した第1実施例においてバランストランスフォーマレス回路と協働するパルス幅変調増幅回路の場合を例示したが、バランストランスフォーマレス回路でなくても適用でき、コンプリメンタリ回路が対になっている必要はなく、何れか一方のみの回路構成であっても同様に適用できる。

【0018】次に、本発明の第2実施例について説明する。図2は本発明の第2実施例の構成を示すブロック図である。

【0019】第2実施例は上記第1実施例と同様にバランストランスフォーマレス回路と協働する場合の例である。

【0020】本第2実施例においては、第1実施例における電流検出回路17、18およびスイッチ回路19に代わって、ローパスフィルタ13の夫々の出力点AおよびBの出力を入力としてキャリアリプルを抽出するハイパスフィルタ20と、ハイパスフィルタ20の出力レベルが所定値未満となったことを検出する振幅検出回路21と、振幅検出回路21の検出出力によって電源をオフ状態に制御するスイッチ回路22を設けた。

【0021】なお、本第2実施例において、第1実施例におけるコンプリメンタリ回路6に対応するコンプリメンタリ回路61はP、Nチャンネル接合型電界効果トランジスタ41、51にて構成し、第1実施例におけるコンプリメンタリ回路9に対応するコンプリメンタリ回路91はP、Nチャンネル接合型電界効果トランジスタ71、81にて構成した場合を例示しているが、P、Nチャンネル接合型電界効果トランジスタ41、51、71、81に代わって、第1実施例の場合と同様にP、NチャンネルMOS電界効果トランジスタであって差し支えない。

【0022】次に、上記のように構成した第2実施例の作用について説明する。ドライバ回路3を介して出力さ

れるパルス幅変調回路 2 からのパルス変調出力によってコンプリメンタリ回路 6 1 が駆動され、パルス幅変調回路 2 からのパルス変調出力を反転したドライブ回路 3 から出力される反転パルスによってコンプリメンタリ回路 9 1 が駆動される。

【 0 0 2 3 】コンプリメンタリ回路 6 1 の出力およびコンプリメンタリ回路 9 1 の出力はローパスフィルタ 1 3 に供給されて、パルス変調回路 2 に供給されたキャリア信号成分を除去し、ローパスフィルタ 1 3 の出力によってスピーカが駆動される。この場合にローパスフィルタ 1 3 の出力点 A および B の出力はハイパスフィルタ 2 0 に供給して、ローパスフィルタ 1 3 の出力中のキャリア信号成分、すなわちキャリアリプルが抽出される。

【 0 0 2 4 】ローパスフィルタ 1 3 によってキャリアリプルは除去されてはいるが、ローパスフィルタ 1 3 の出力中にはキャリアリプルが残存し、残存キャリアリプルがハイパスフィルタ 2 0 によって抽出される。残存キャリアリプルを抽出したハイパスフィルタ 2 0 の出力レベルが所定値未満となったときは、振幅検出回路 2 1 において検出される。振幅検出回路 2 1 において所定値未満であると検出されるとスイッチ回路 2 2 が駆動されて、電源がスイッチ回路 2 2 によってオフ状態に制御される。

【 0 0 2 5 】ローパスフィルタ 1 3 の出力点におけるキャリアリプルが同位相のときは出力点 A B 間のキャリアリプルは減少するが、キャリアリプルの周波数においてコンデンサ 1 2 のインピーダンスが 0 でない限り、キャリアリプルが残存する。この残存キャリアリプルは出力点 A B 間が短絡されたとき、現れることはなく、また、出力点 A または B が電源またはアースに短絡したとき、コンプリメンタリ回路 6 1 および 9 1 に過大な電流が流れるが、キャリアリプルは現れない。

【 0 0 2 6 】しかるに、ハイパスフィルタ 2 0 の出力レベルが所定値未満となったときは振幅検出回路 2 1 によって検出され、電源が遮断されるために、電流検出回路によらずにコンプリメンタリ回路 6 1 および 9 1 を過電流による破壊から保護することができ、さらに効率の低下および歪の増加が抑制される。

【 0 0 2 7 】なお、上記した第 2 実施例においてバランストランスフォーマレス回路と協働するパルス幅変調

増幅回路の場合を例示したが、バランストランスフォーマレス回路でなくても適用でき、コンプリメンタリ回路が対になっている必要はなく、何れか一方のみの回路構成であっても同様に適用できる。

【 0 0 2 8 】

【発明の効果】以上説明した如く本発明のパルス幅変調増幅回路によれば、電流検出回路をコンプリメンタリ回路の N チャンネル電界効果トランジスタのソースに接続し、電検出電流が所定値以上となったとき電源を遮断するように構成したため、出力段を構成する電界効果トランジスタを過電流による破壊から保護することができ、パルス幅変調増幅回路の歪が増加することが抑制される効果がある。

【 0 0 2 9 】また、ローパスフィルタの出力中に残存するキャリアリプルをハイパスフィルタによって抽出し、ハイパスフィルタの出力レベルが所定値未満となったとき電源を遮断するように構成したため、電流検出回路の接続することなしに、出力段を構成する電界効果トランジスタを過電流による破壊から保護することができると共に、パルス幅変調増幅回路の効率が低下することが抑制される効果がある。

【図面の簡単な説明】

【図 1】本発明の第 1 実施例の構成を示すブロック図である。

【図 2】本発明の第 2 実施例の構成を示すブロック図である。

【図 3】従来例の構成を示すブロック図である。

【符号の説明】

2 パルス幅変調回路

3 ドライブ回路

4、7、4 1 および 7 1 P チャンネル電界効果トランジスタ

5、8、5 1 および 8 1 N チャンネル電界効果トランジスタ

6、9、6 1 および 9 1 コンプリメンタリ回路

1 3 ローパスフィルタ

1 7 および 1 8 電流検出回路

1 9 および 2 2 スイッチ回路

2 0 ハイパスフィルタ

2 1 振幅検出回路

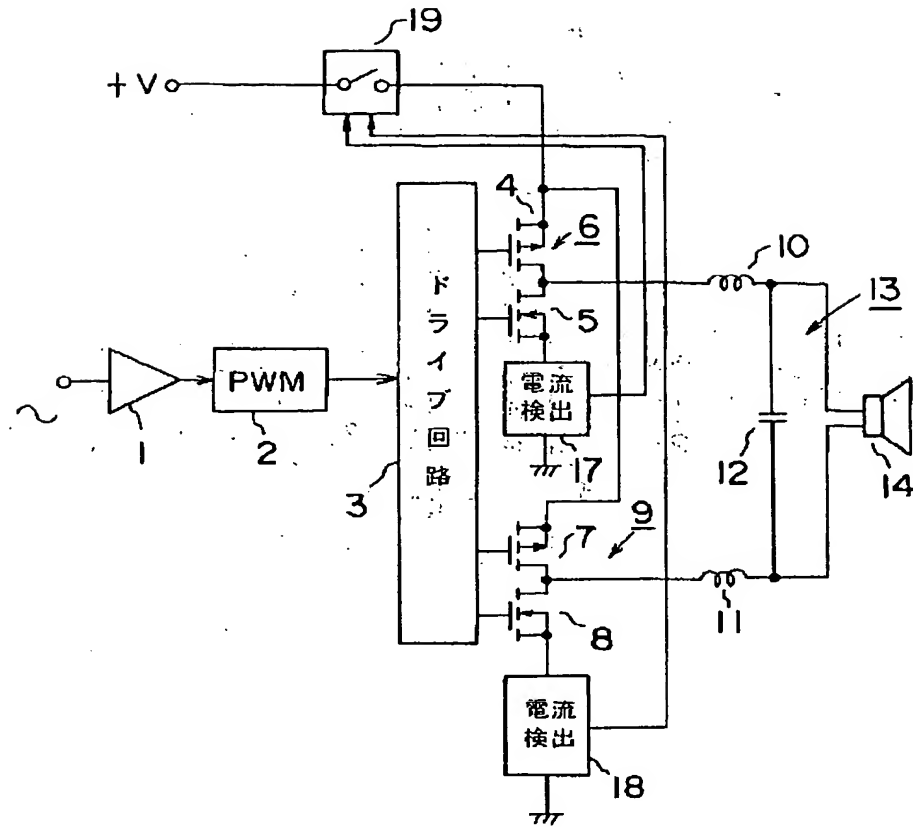
10

20

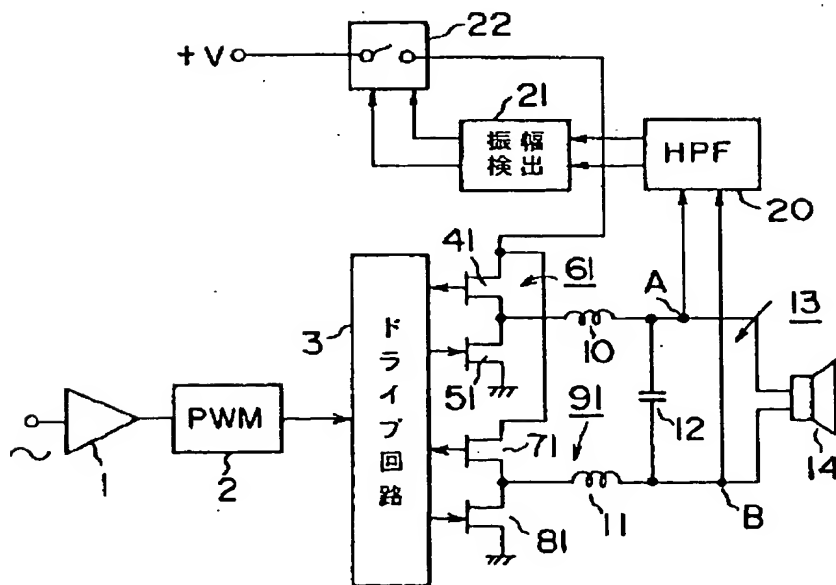
30

40

【図1】



【図2】



【図3】

